

**JONCTION PN ET TRANSISTORS
EN HAUTES FREQUENCES**

JONCTION PN ET TRANSISTORS EN HAUTES FREQUENCES

1^{ière} PARTIE : LA JONCTION PN

1) Jonction PN polarisée en inverse : capacité de transition C_T .

Considérons en figure 1, une jonction PN au silicium de section S , polarisée en inverse par une tension V_{inv} . De part et d'autre de la jonction métallurgique, il s'établit une zone de charge d'espace d'épaisseur W , due à la présence d'ions de silicium négatifs du côté P et d'ions de silicium positifs du côté N (*voir le document « théorie générale du semi-conducteur »*). La jonction est traversée par un courant I_s de valeur très faible et sa résistance R_{inv} est élevée.

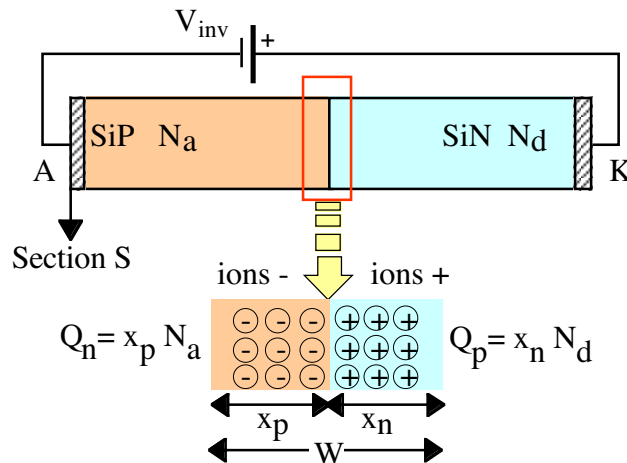


Figure 1 : jonction PN polarisée en inverse.

On rappelle que la zone de charge d'espace, vide de porteurs libres s'étend sur une distance W :

$$W = \sqrt{\frac{2\epsilon_0\epsilon_{si}}{q} \left(\frac{I}{N_a} + \frac{I}{N_d} \right) (V_\phi + V_{inv})} \quad (1)$$

Où V_ϕ représente le potentiel de diffusion : $V_\phi = U_T \ln\left(\frac{N_a N_d}{n_i^2}\right)$ (2)

N_a est la concentration en atomes accepteurs et N_d en atomes donneurs, n_i la concentration intrinsèque du silicium, $n_i = 1.45 \cdot 10^{10} \text{ cm}^{-3}$ à 300K, $\epsilon_0 = 8.8510^{-14} \text{ F/cm}$ et $\epsilon_{si} = 12$.

On met en série (figure2) avec la tension continue de polarisation V_{inv} , un générateur sinusoïdal (e_g, R_g) d'amplitude faible pour travailler aux petites variations.

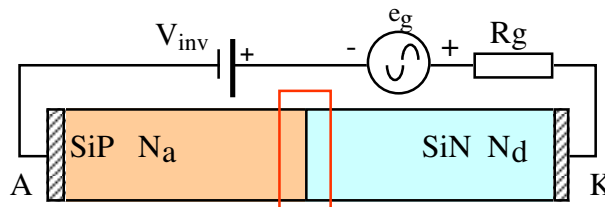


Figure 2

Le générateur e_g va entraîner une modulation dV de la tension inverse qui va produire une variation dW de la Z.C.E. et par conséquent une variation dQ de la charge.

On montre que la jonction bloquée se comporte alors comme un condensateur plan C_T dit de « transition » tel que :

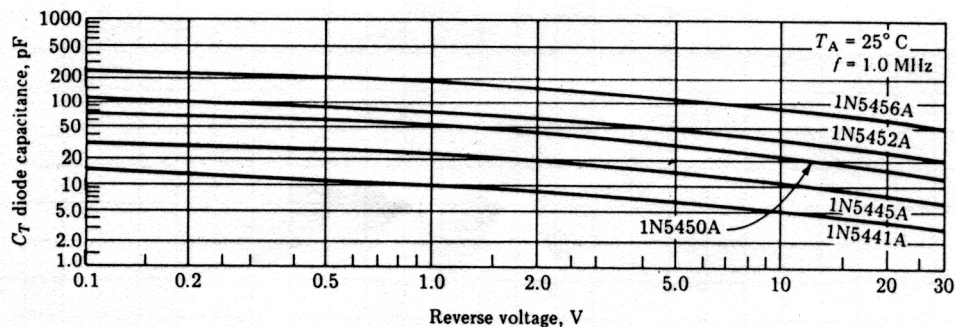
$$C_T = \frac{dQ}{dV} = \epsilon_0 \epsilon_{si} \frac{S}{W(V_{inv})} \quad (3)$$

Compte-tenu de l'expression de W (relation (1)), on peut la mettre sous la forme :

$$C_T = \frac{C_{T0}}{\sqrt{1 + \frac{V_\phi}{V_{inv}}}} \quad (4)$$

Où C_{T0} représente la valeur de la capacité de transition pour la tension V_{inv} nulle.

Ce phénomène est exploité dans les diodes dites « varicap » qui permettent notamment de faire varier l'accord d'un récepteur de radio ou de télévision. La figure 3 illustre le domaine de variation de la capacité de ce type de diodes, pour des tensions inverses de 0,1 à 30V.



Diode transition capacitance C_T versus reverse voltage for diodes, types 1N5441A through 1N5456A. (Courtesy of Motorola Semiconductor Products, Inc.)

Figure 3 : Diode « varicap »

Le schéma aux petites variations de la diode en H.F. (figure 4) sera alors le suivant :

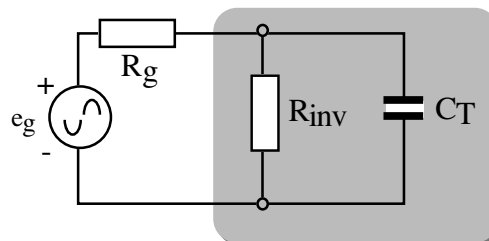


Figure 4 : Schéma équivalent de la jonction PN bloquée en H.F.

La diode bloquée se comporte comme un circuit RC passe-bas constitué par sa capacité de transition C_T (une dizaine de pF), avec en parallèle sa résistance en inverse R_{inv} de valeur importante car la diode est bloquée. Aux fréquences moyennes, le module de l'impédance de C_T est négligeable devant R_{inv} .

2) Jonction PN polarisée en direct : capacité de diffusion C_D .

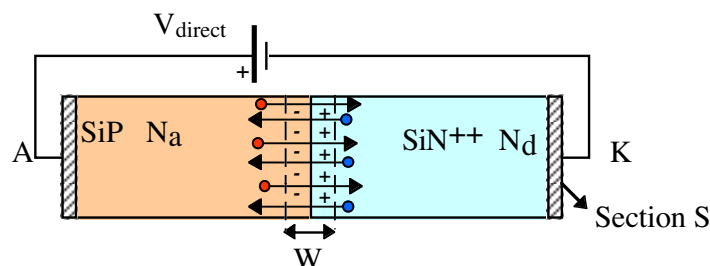


Figure 5 : Jonction en direct, passage de porteurs de part et d'autre de la jonction

La jonction est maintenant polarisée en mode passant (figure 5) avec la tension V_{direct} . La zone de charge d'espace est toujours présente. Cependant son épaisseur W est plus faible que dans la situation précédente, en effet la relation (1) devient :

$$W_{direct} = \sqrt{\frac{2\epsilon_0\epsilon_{si}}{q} \left(\frac{1}{N_a} + \frac{1}{N_d} \right) (V_\phi - V_{direct})} \quad (5)$$

Une capacité de transition se manifeste à nouveau, mais on peut la considérer comme négligeable devant un autre phénomène qui conduit à définir une capacité de diffusion C_D .

En effet, des électrons majoritaires dans N sont injectés dans le silicium P et des trous majoritaires dans P sont injectés dans le silicium N. Considérons le premier phénomène.

Comme le montre la figure 6, une forte concentration $\Delta n(0)$ d'électrons libres sont injectés dans le silicium P en $x = 0$, début de la zone P. Ces électrons vont se recombinier avec les nombreuses liaisons de covalences libres (les trous) dans le silicium P. Ce phénomène de recombinaison n'est pas instantané, en effet, les électrons injectés ont une certaine durée de vie τ_n (de l'ordre 10^{-9} s).

Concentration des électrons libres injectés dans SiP

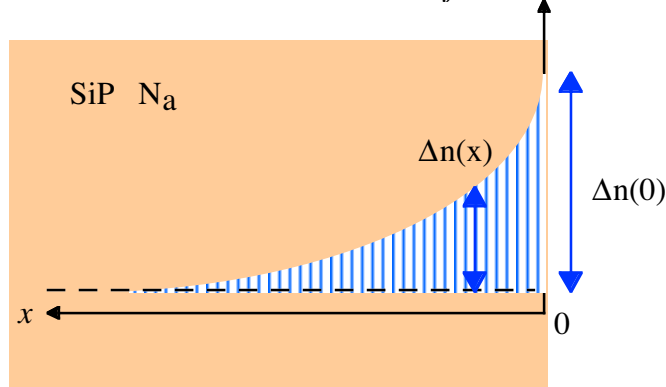


Figure 6 : Recombinaisons des électrons injectés dans SiP.

La loi de disparition de la surpopulation $\Delta n(x)$ des électrons injectés dans SiP est telle que :

$$\Delta n(x) = \Delta n(0) \exp\left(-\frac{x}{L_n}\right) \quad (6)$$

où L_n est la longueur de diffusion des électrons dans SiP (de l'ordre d'une dizaine μm).

La surface de la zone hachurée de la figure 6 représente une charge Q_n :

$$Q_n = Sq \int_0^{\infty} \Delta n(0) \exp\left(-\frac{x}{L_n}\right) dx \quad \text{soit : } Q_n = Sq \Delta n(0) L_n \quad (7)$$

Le courant I_A qui circule dans la diode est le résultat de la diffusion dans le SiP de la surpopulation $\Delta n(0)$. Cette diffusion des électrons conduit à exprimer I_A selon :

$$I_A = -qSD_n \left(\frac{d(\Delta n(x))}{dx} \right)_{x=0} \quad \text{soit : } I_A = Sq \frac{D_n}{L_n} \Delta n(0) \quad (8)$$

Où D_n représente la constante de temps de diffusion des électrons dans P.

En éliminant $\Delta n(0)$ entre les expressions (7) et (8), on obtient :

$$Q_n = \frac{L_n^2}{D_n} I_A = \tau_n I_A \quad (9)$$

La charge Q_n est donc proportionnelle au courant de la diode. Le coefficient de proportionnalité est en fait la durée de vie τ_n des électrons dans P (on se rappelle qu'une charge est égale à un courant multiplié par le temps).

Imaginons maintenant que l'on mette en série avec la tension continue de polarisation V_{direct} , un générateur sinusoïdal (e_g, R_g) d'amplitude faible pour travailler aux petites variations (dV). On va faire varier de la quantité dQ_n la charge Q_n . On définit alors la capacité de diffusion :

$$C_D = \frac{dQ_n}{dV} = \tau_n \frac{dI_A}{dV} \quad (10)$$

Sachant que la résistance dynamique r_d de la diode est telle que : $r_d = \frac{dV}{dI_A} = \frac{U_T}{I_A}$, on obtient :

$$C_D = \frac{\tau_n}{U_T} I_A \quad (11)$$

La capacité de diffusion de la diode est proportionnelle à son courant I_A . Le schéma (figure 7) aux petites variations en hautes fréquences de la diode passante sera alors le suivant :

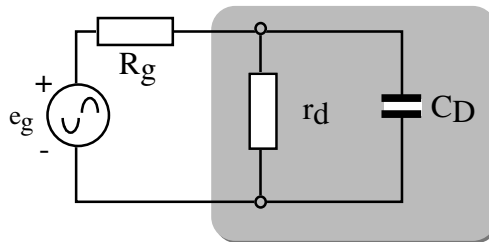


Figure 7 : Schéma équivalent en H.F. de la jonction en direct.

La diode passante se comporte comme un circuit passe-bas constitué par la capacité de transition C_D (de l'ordre 100 à 300 pF), avec en parallèle la résistance dynamique r_d de la diode passante. Aux fréquences moyennes, le module de l'impédance de C_D est négligeable devant r_d .

2^{ième} PARTIE : LE TRANSISTOR BIPOLAIRE NPN (ou PNP)

La figure 8 représente la coupe d'un transistor NPN intégré. Pour obtenir aux petites variations, un modèle fiable en H.F., il faut maintenant distinguer la base externe B accessible physiquement, de la base interne B' du transistor intrinsèque située sous le silicium N⁺⁺ de l'émetteur. La liaison entre la base B et la base interne B' fait apparaître une résistance d'accès $r_{bb'}$, qui est de l'ordre de 50Ω.

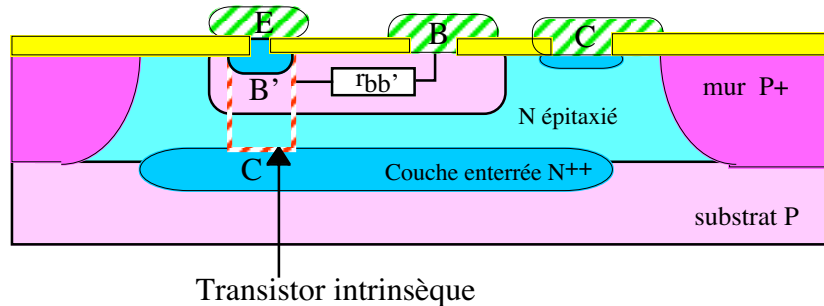


Figure 8 : coupe d'un transistor NPN

En polarisation habituelle, la jonction base-émetteur du transistor bipolaire (NPN ou PNP) est passante alors que sa jonction base-collecteur est bloquée. Compte-tenu de la première partie :

- La jonction base-collecteur est simulée par une capacité de transition $C_{b'c}$ (en parallèle, la résistance $r_{b'c}$ est négligeable).
- La jonction base-émetteur est simulée par la résistance série $r_{bb'}$, et une résistance $r_{b'e}$ avec en parallèle une capacité de diffusion $C_{b'e}$.

La résistance $r_{b'e}$ représente la résistance dynamique de la jonction base-émetteur du transistor

intrinsèque. Elle est donnée par la loi habituelle : $r_{b'e} = \beta \frac{U_T}{I_{Crepos}}$.

Le schéma équivalent (figure 9) aux petites variations en hautes fréquences du transistor bipolaire est le suivant :

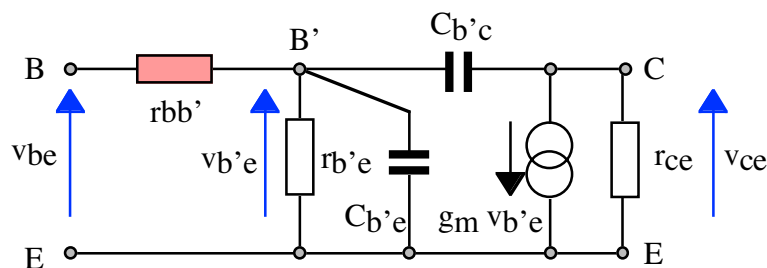


Figure 9 : Schéma équivalent en H.F. du transistor bipolaire (NPN ou PNP)

La transconductance g_m est inchangée : $g_m = \frac{I_{Crepos}}{U_T}$ et $r_{ce} = \frac{|V_A| + |V_{CE}|}{I_{Crepos}}$.

Remarque : si on considère que les bases B et B' sont confondues ($r_{bb'} = 0\Omega$), et que l'on travaille aux fréquences moyennes ($C_{b'e}$ et $C_{b'c}$ négligeables), on retrouve le schéma classique du transistor.

1) Capacité de transition $C_{b'c}$ de la jonction base-collecteur.

Son expression est analogue à celle qui a été obtenue pour la diode bloquée :

$$C_{b\oplus} = \frac{C_{b\oplus_0}}{\sqrt{1 + \frac{|V_{BC}|}{V_{\Phi BC}}}} \quad (12)$$

Ordre de grandeur : quelques picroFarad. $V_{\Phi BC}$ correspond au potentiel de diffusion de la jonction base-collecteur.

2) Capacité de diffusion $C_{b'e}$ de la jonction base-émetteur.

Les résultats obtenus pour la jonction polarisée en direct ne sont pas directement exploitables. En effet, dans le cas d'un transistor NPN, il y a bien injection d'électrons issus de l'émetteur, dans la base P où ils sont minoritaires (figure 10). Cependant, la longueur de diffusion L_n de ces électrons est très supérieure à l'épaisseur W_B de la base (inférieure au micromètre).

Dans ces conditions on va considérer que la surpopulation des électrons injectés $\Delta n(x)$ varie linéairement de $\Delta n(0)$ à $\Delta n(W_B)$. La relation (6) est développée au premier ordre :

$$\Delta n(x) = \Delta n(0) \left(1 - \frac{x}{L_p} \right) \quad (13)$$

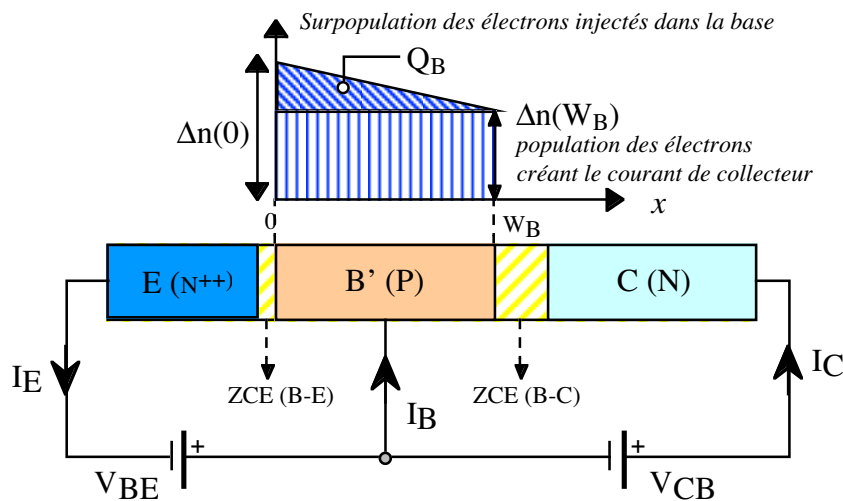


Figure 10 : Electrons injectés dans la base

Exprimons la population des électrons $\Delta n(W_B)$, qui a traversé la base B' sans se faire recombiner avec les trous, et qui vont créer le courant de collecteur I_C :

$$\Delta n(W_B) = \Delta n(0) \left(1 - \frac{W_B}{L_n} \right)$$

La charge Q_B correspondant aux électrons qui se recombinent dans la base est alors donnée par le calcul de la surface du triangle de la figure 10 :

$$Q_B = qS \frac{1}{2} (\Delta n(0) - \Delta n(W_B)) \cdot W_B = qS \frac{1}{2} \frac{\Delta n(0) \cdot W_B^2}{L_n} \quad (14)$$

Le courant I_E est le résultat de la diffusion dans le S_iP de la surpopulation $\Delta n(0)$:

$$I_E = -qSD_n \left(\frac{d(\Delta n(x))}{dx} \right)_{x=0} \text{ soit : } I_E = Sq \frac{D_n}{L_n} \Delta n(0) \quad (15)$$

Où D_n représente la constante de temps de diffusion des électrons dans P.

En éliminant Δn (0) entre les expressions de Q_B et I_E , on obtient :

$$Q_B = \frac{1}{2} \frac{W_B^2}{L_n} I_E = \tau_B I_E \quad (16)$$

La charge Q_B est donc proportionnelle au courant d'émetteur. Le coefficient de proportionnalité est en fait le temps de transit τ_B des électrons dans la base. C'est-à-dire le temps moyen mis par les électrons pour traverser la base. Pour les variations $dV_{B'E}$ de la tension $V_{B'E}$, on définit la capacité $C_{b'e}$ selon :

$$C_{b'e} = \frac{dQ_B}{dV_{BE}} = \tau_B \frac{dI_E}{dV_{BE}} \quad (17)$$

Pour un transistor de fort gain en courant : $I_E = I_C$ et $g_m = \frac{dI_C}{dV_{BE}}$:

$$C_{b'e} = \tau_B \frac{I_C}{U_T} \quad (17)$$

La capacité $C_{b'e}$ est proportionnelle au courant de repos de collecteur du transistor. Ordre de grandeur : quelques picoFarad avec la relation : $C_{b'e} > C_{b'c}$

3) Réponse en fréquence du gain en courant du transistor bipolaire.

Le transistor bipolaire est un générateur de courant dépendant : βi_b . Comment évolue son gain en courant β en fonction de la fréquence compte-tenu de la présence des deux capacités C_{be} et C_{bc} ?

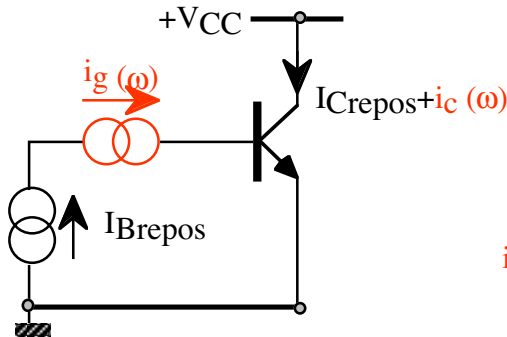


Figure 11a

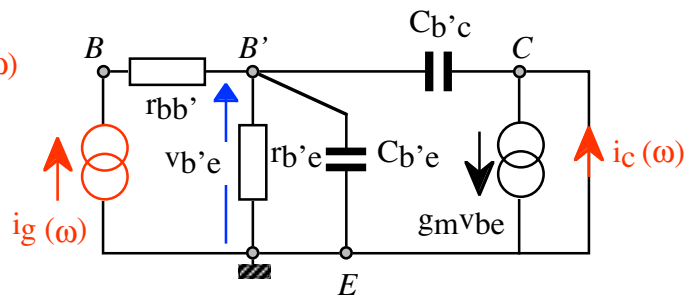


Figure 11b

Considérons le montage de la figure 11 a. Le transistor bipolaire est excité par un générateur de courant continu $I_{B\text{repos}}$ de manière à fixer son point de repos $I_{C\text{repos}}$. On fait varier le courant de base autour de la valeur de repos, à l'aide du générateur de courant $i_g = I_{g_m} \sin(\omega t)$ de manière à créer des petites variations $i_c(\omega)$ du courant de collecteur. Le schéma équivalent au montage est donné en figure 11 b.

Sachant que les deux capacités sont en parallèle, on pose : $C_e = C_{b'e} + C_{b'c}$.

$$v_{b'e} = i_g \frac{r_{b'e}}{1 + j\omega r_{b'e} C_e} \quad i_c = g_m v_{be} \quad \frac{i_c}{i_g} = \beta(\omega) = \frac{g_m r_{b'e}}{1 + j\omega r_{b'e} C_e} \quad (18)$$

Dans la relation (18), le produit $(g_m \cdot r_{b'e})$ est le gain en courant β_0 du transistor aux très basses fréquences alors que le premier membre de la relation représente de gain en courant $\beta(\omega)$. On écrit donc sous la forme de Bode :

$$\beta(\omega) = \frac{\beta_0}{1 + j\omega \frac{f}{f_\beta}} \quad (19)$$

Le gain en courant du transistor est une fonction du premier ordre où $f_\beta = \frac{1}{2\pi \cdot r_{b'e} \cdot C_e}$ est la fréquence de coupure à -3dB du gain en courant du transistor.

Exemple à 300K :

I_{Crepos}	β_0	$r_{b'e}$	$C_{b'e}$	$C_{b'c}$	f_β
1 mA	100	2500Ω	20pF	5.5pF	2.5MHz

Le graphe du module de $\beta(\omega)$ en fonction de la fréquence est donné en figure 12.

A partir de la fréquence f_β , le gain en courant chute avec une pente telle que : $\beta(\omega)$ est divisé par 10 par décade (soit -20dB/décade).

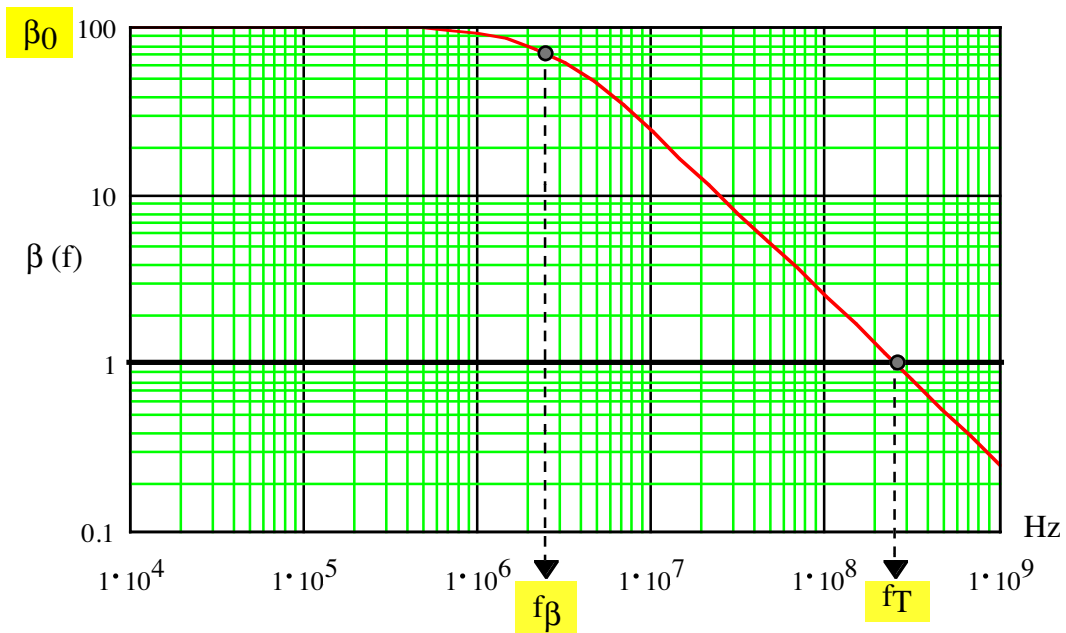


Figure 12 : Graphe du module du gain en courant en fonction de la fréquence

4) Fréquence de transition f_T du transistor bipolaire.

A la fréquence dite de « transition » f_T , le gain en courant est égal à 1. Au-delà, le transistor devient un atténuateur de courant. Autrement dit, f_T représente la fréquence maximale d'utilisation du transistor. Elle est indiquée par tous les constructeurs de composants.

Explicitons la fréquence de transition. On montre facilement en prenant le module de la relation (19) que :

$$f_T \approx \beta_0 \cdot f_\beta \quad (20)$$

soit :

$$f_T = \frac{\beta_0}{2\pi \cdot r_{b@} (C_{b@} + C_{b'@})} \text{ avec : } r_{be} = \beta_0 \frac{U_T}{I_{Crepos}}$$

$$f_T = \frac{I_{Crepos}}{2\pi \cdot U_T \cdot (C_{b@} + C_{b'@})} \quad (21)$$

La fréquence de transition dépend du courant de repos de collecteur I_C .

La figure 13 ($f_T = f(I_C)$ à 300K du transistor BC182 (Texas Instruments)) indique l'évolution de f_T en fonction du courant I_C à 300K. Le maximum de f_T (260MHz) est obtenu pour $I_C = 20$ mA. Ce résultat est un critère de choix du point de fonctionnement du transistor. Certains transistors modernes ont un f_T supérieur à 50GHz.

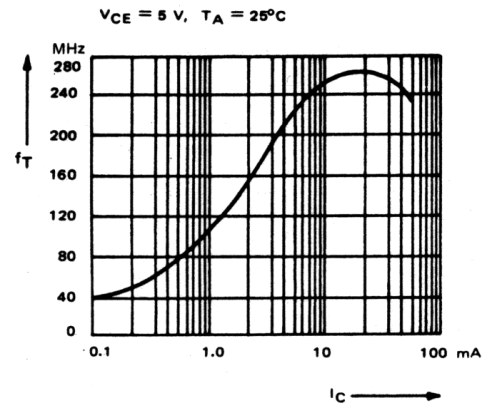


Figure 13 : $f_T = f(I_C)$

Remarque : Pour avoir une fréquence de transition élevée il faut disposer d'un transistor ayant une faible épaisseur de base W_B . En effet, si on suppose en première approximation que $C_{b'e} \gg C_{b'c}$, les relations (21), (16) et (17) permettent d'écrire :

$$f_T \approx \frac{L_n}{U_T \cdot W_B^2} \quad (22)$$

1) Transistor JFET canal N ou P

La figure 14 représente un transistor JFET canal N.

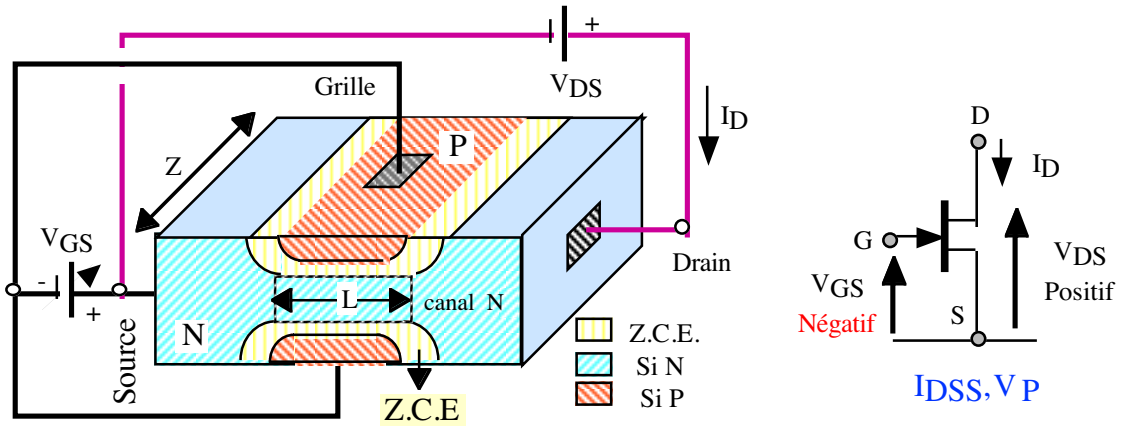


Figure 14 : JFET canal N

Dans ce dispositif caractérisé, par son courant maximal de drain I_{DSS} et sa tension de pincement V_p , les jonctions Grille-source et Drain-Grille sont bloquées. Son schéma aux petites variations en H.F (figure 15) est obtenu en ajoutant au schéma en B.F. deux capacités de transition : C_{gs} et C_{dg} .

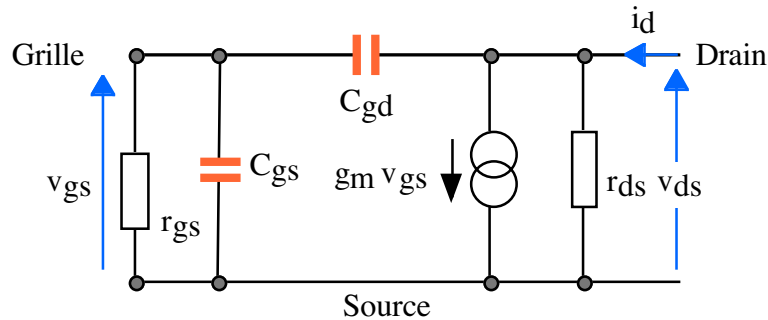


Figure 15 : Schéma équivalent au JFET N ou P en H.F.

$$\begin{aligned}
 \bullet \quad C_{gs} &= \frac{C_{gs0}}{\sqrt{1 + \frac{|V_{GS}|}{V_{\phi_{gs}}}}} & C_{gd} &= \frac{C_{gd0}}{\sqrt{1 + \frac{|V_{GD}|}{V_{\phi_{gd}}}}} \\
 \bullet \quad g_m &= \frac{2}{|V_P|} \sqrt{I_D \cdot I_{DSS}} & r_{ds} &= \frac{1 + |\lambda \cdot V_{DS}|}{|\lambda| \cdot I_D}
 \end{aligned}$$

La résistance r_{gs} parfois négligée, est de l'ordre du méga ohm. La capacité C_{gs} est de l'ordre de quelques pF alors que C_{dg} est de quelques dixièmes de pF. La fréquence de transition qui correspond à la fréquence où le rapport (i_c / v_{gs}) est égal à l'unité est telle que :

$$f_T = \frac{g_m}{2\pi \cdot (C_{gs} + C_{dg})}$$

2) Transistor MOSFET canal N ou P.

La figure 16 représente un transistor MOSFET canal N normalement bloqué.

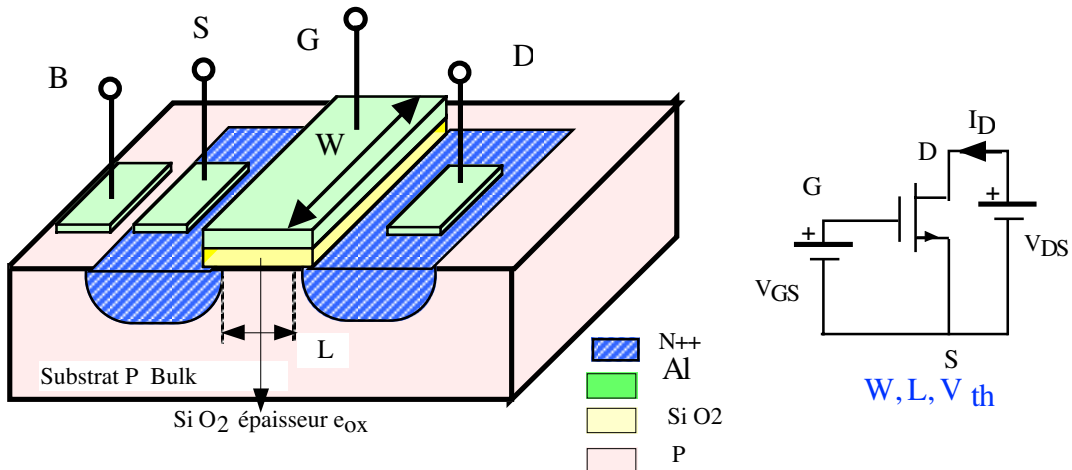


Figure 16 : MOSFET canal N

Dans ce dispositif est caractérisé, quel que soit son type, par sa tension de seuil V_{th} et les dimensions W et L de son canal, les jonctions Grille-source et Drain-Grille sont bloquées. Son schéma aux petites variations en H.F (figure 16) est obtenu en ajoutant au schéma en B.F. deux capacités de transition C_{gs} et C_{dg} .

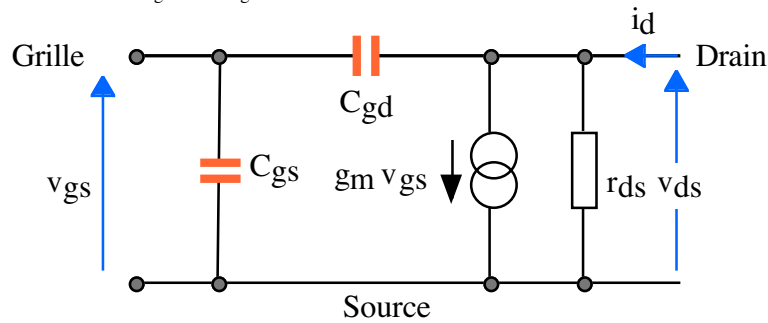


Figure 17 : Schéma équivalent en H.F. du Transistor MOS canal N ou P.

La résistance r_{gs} très importante n'apparaît pas sur le schéma. Pour les MOS actuels, de très faibles dimensions W et L , la capacité C_{gs} est de l'ordre de 10^{-14} F ainsi que la capacité drain grille C_{dg} . On rappelle les relations importantes :

- $g_m = 2\sqrt{K \cdot I_D}$. où : $K = \mu_{n(ou)p} \frac{C_{ox}}{2} \frac{W}{L}$
- $r_{ds} = \frac{1 + |\lambda \cdot V_{DS}|}{|\lambda| \cdot I_D}$
- $f_T = \frac{g_m}{2\pi \cdot (C_{gs} + C_{dg})}$